

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-252250

(43)Date of publication of application : 11.10.1990

(51)Int.Cl.

H01L 21/60

(21)Application number : 01-074526

(71)Applicant : NIPPON TELEGR & TELEPH CORP <NTT>

(22)Date of filing : 27.03.1989

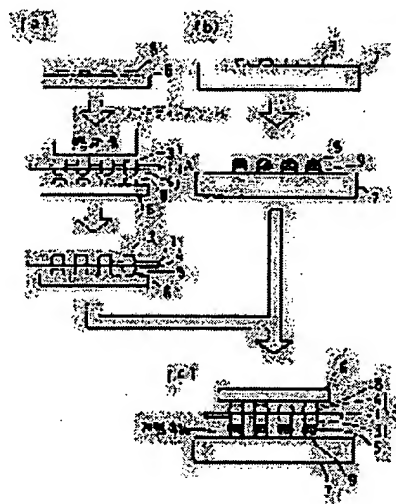
(72)Inventor : HAYASHI TAKESHI
TOMIMURO HISASHI
KON TAICHI

(54) FILM FOR SEMICONDUCTOR CHIP TERMINAL CONNECTION AND CONNECTION METHOD FOR SEMICONDUCTOR CHIP TERMINAL

(57)Abstract:

PURPOSE: To simplify the formation process of a substrate by electrically connecting an electrode on a protrusion with an electrode terminal pad by a connection means formed so as to penetrate a film.

CONSTITUTION: Protruding electrodes (bump electrodes) 4 are formed on one surface of a film 1, and electrode terminal pads 3 are formed on the other surface. By thermocompression bonding or the like, the electrode terminal pads 8 of a semiconductor chip 6 and the electrodes 4 are connected, and the chip 6 and a connection film A are unified in a body. On the other hand, solder bump electrodes 5 are previously formed on electrode terminal pads 9 of a substrate 7. By face down, a unified structure member of the film A and the chip 6 is so mounted on the substrate 7 that the pads 3 and the electrodes 5 face each other. By microsoldering using heat fusion and the like, the electrodes 5 and the pads 3 are connected. Thereby a semiconductor chip can be connected by using FCB method while the cost of the semiconductor chip and the substrate is usual as it is.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報(A) 平2-252250

⑬ Int. Cl.⁵

H 01 L 21/60

識別記号

3 1 1 S

庁内整理番号

6918-5F

⑭ 公開 平成2年(1990)10月11日

審査請求 未請求 請求項の数 10 (全16頁)

⑮ 発明の名称 半導体チップ端子接続用フィルムおよび半導体チップ端子接続方法

⑯ 特 願 平1-74526

⑰ 出 願 平1(1989)3月27日

⑱ 発 明 者 林 剛 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内

⑲ 発 明 者 富 室 久 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内

⑲ 発 明 者 昆 太 一 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内

⑳ 出 願 人 日本電信電話株式会社 東京都千代田区内幸町1丁目1番6号

㉑ 代 理 人 弁理士 鈴江 武彦 外2名

明 細 書

1. 発明の名称

半導体チップ端子接続用フィルム
および半導体チップ端子接続方法

2. 特許請求の範囲

(1) 電気絶縁性、耐熱性を有するフィルムの一面に突起状電極が形成され、上記フィルムの別の一面に電極端子パッドが形成され、上記突起状電極と上記電極端子パッド間には上記フィルムを貫通して設けられた接続手段により電気的に接続され、上記突起状電極の中心位置と上記電極端子パッドの中心位置がオフセットされもしくはオフセットされていないことを特徴とする半導体チップ端子接続用フィルム。

(2) 電気絶縁性、耐熱性を有するフィルムの一面に半導体チップ上もしくは基板上の電極端子パッドに固相溶接可能な金属から成る突起状電極が形成され、上記フィルムの別の一面にマイクロソルダリング可能な金属からなる電極端子パッドが形成され、上記突起状電極と上記電極端子パ

ッド間には上記フィルムを貫通して設けられた接続手段により電気的に接続され、上記突起状電極の中心位置と上記電極端子パッドの中心位置がオフセットされもしくはオフセットされていないことを特徴とする半導体チップ端子接続用フィルム。

(3) 電気絶縁性、耐熱性を有するフィルムの表裏面に突起状電極が形成され、上記表裏面の突起状電極間には上記フィルムを貫通して設けられた接続手段により電気的に接続され、上記表裏面の突起状電極の中心位置間がオフセットされていることを特徴とする半導体チップ端子接続用フィルム。

(4) 電気絶縁性、耐熱性を有するフィルムの表裏面に突起状電極が形成され、上記表裏面の突起状電極間には上記フィルムを貫通して設けられた接続手段により電気的に接続され、上記表裏面の突起状電極の中心位置間がオフセットされている構造であり、少なくとも一面の突起状電極には、半導体チップ上もしくは基板上の電極端子パッドに固相溶接可能な金属が用いられていることを特

微とする半導体チップ端子接続用フィルム。

(5) 電気絶縁性、耐熱性を有するフィルムの表裏面に突起状電極が形成され、上記表裏面の突起状電極間は上記フィルムを貫通して設けられた接続手段により電気的に接続されている構造であり、少なくとも一面の突起状電極には、半導体チップ上もしくは基板上の電極端子パッドに固相溶接可能な金属が用いられていることを特徴とする半導体チップ端子接続用フィルム。

(6) 電気絶縁性、耐熱性を有するフィルムの一面に半導体チップ上の電極端子パッドに固相溶接可能な金属から成る突起状電極が形成され、上記フィルムの別の一面にマイクロソルダリング可能な金属からなる電極端子パッドが形成され、上記突起状電極と上記電極端子パッド間は上記フィルムを貫通して設けられた接続手段により電気的に接続され、上記突起状電極の中心位置と上記電極端子パッドの中心位置がオフセットされもしくはオフセットされていないことを特徴とする半導体チップ端子接続用フィルムを、半導体チップ

と基板の間に挿入し、上記半導体チップの電極端子パッドと上記半導体チップ端子接続用フィルムの突起状電極を固相溶接により機械的・電気的に接続し、上記半導体チップ端子接続用フィルムの他の面の電極端子パッドと上記基板の突起状はんだ電極をマイクロソルダリングにより機械的・電気的に接続することを特徴とする半導体チップ端子接続方法。

(7) 電気絶縁性、耐熱性を有するフィルムの表裏面に突起状電極が形成され、上記表裏面の突起状電極間は上記フィルムを貫通して設けられた接続手段により電気的に接続され、上記表裏面の突起状電極の中心位置間がオフセットされている構造であり、一面の突起状電極には、半導体チップ上の電極端子パッドに固相溶接可能な金属が用いられ、別の一面の突起状電極にははんだ金属が用いられていることを特徴とする半導体チップ端子接続用フィルム、

もしくは、電気絶縁性、耐熱性を有するフィルムの表裏面に突起状電極が形成され、上記表裏面の

突起状電極間は上記フィルムを貫通して設けられた接続手段により電気的に接続されている構造であり、一面の突起状電極には、半導体チップ上の電極端子パッドに固相溶接可能な金属が用いられ、別の一面の突起状電極には、基板上の電極端子パッドに固相溶接可能な金属が用いられていることを特徴とする半導体チップ端子接続用フィルムを、半導体チップと基板の間に挿入し、上記半導体チップの電極端子パッドと上記半導体チップ端子接続用フィルムの片面の突起状電極を固相溶接により機械的・電気的に接続し、上記半導体チップ端子接続用フィルムの他の面の突起状電極と上記基板の電極端子パッドをマイクロソルダリング、もしくは、固相溶接により機械的・電気的に接続することを特徴とする半導体チップ端子接続方法。

(8) 電気絶縁性、耐熱性を有するフィルムの一面に半導体チップ上の電極端子パッドに固相溶接可能な金属から成る突起状電極が形成され、上記フィルムの別の一面にマイクロソルダリング可能な金属からなる電極端子パッドが形成され、

上記突起状電極と上記電極端子パッド間は上記フィルムを貫通して設けられた接続手段により電気的に接続され、上記突起状電極の中心位置と上記電極端子パッドの中心位置がオフセットされもしくはオフセットされていないことを特徴とする第1の半導体チップ端子接続用フィルムと、

電気絶縁性、耐熱性を有するフィルムの表裏面に突起状電極が形成され、上記表裏面の突起状電極間は上記フィルムを貫通して設けられた接続手段により電気的に接続され、上記表裏面の突起状電極の中心位置間がオフセットされている構造であり、突起状電極には、はんだ金属が用いられていることを特徴とする第2の半導体チップ端子接続用フィルム、

もしくは、電気絶縁性、耐熱性を有するフィルムの表裏面に突起状電極が形成され、上記表裏面の突起状電極間は上記フィルムを貫通して設けられた接続手段により電気的に接続されている構造であり、突起状電極には、はんだ金属が用いられていることを特徴とする第2の半導体チップ端子接

統用フィルムを、

半導体チップと基板の間に挿入し、上記半導体チップの電極端子パッドと上記第1の半導体チップ端子接続用フィルムの突起状電極を固相溶接により機械的・電気的に接続し、上記第1の半導体チップ端子接続用フィルムの電極端子パッドと上記第2の半導体チップ端子接続用フィルムの片面の突起状電極、および上記第2の半導体チップ端子接続用フィルムの他の面の突起状電極と上記基板の電極端子パッドをマイクロソルダリングにて機械的・電気的に接続することを特徴とする半導体チップ端子接続方法。

(9) 電気絶縁性、耐熱性を有するフィルムの表裏面に突起状電極が形成され、上記表裏面の突起状電極間は上記フィルムを貫通して設けられた接続手段により電気的に接続され、上記表裏面の突起状電極の中心位置間がオフセットされている構造であり、一面の突起状電極には、半導体チップ上の電極端子パッドに固相溶接可能な金属が用いられ、別の一面の突起状電極にははんだ電極

的に接続され、上記突起状電極の中心位置と上記電極端子パッドの中心位置がオフセットされもしくはオフセットされていないことを特徴とする第1の半導体チップ端子接続用フィルムと、

電気絶縁性、耐熱性を有するフィルムの表裏面に突起状電極が形成され、上記表裏面の突起状電極間は上記フィルムを貫通して設けられた接続手段により電気的に接続され、上記表裏面の突起状電極の中心位置間がオフセットされている構造であり、一面の突起状電極には、基板上的電極端子パッドに固相溶接可能な金属が用いられ、別の一面の突起状電極には、はんだ金属が用いられていることを特徴とする第2の半導体チップ端子接続用フィルムを、

半導体チップと基板の間に挿入し、上記半導体チップの電極端子パッドと上記第1の半導体チップ端子接続用フィルムの片面の突起状電極、および、上記基板の電極端子パッドと上記第2の半導体チップ端子接続用フィルムの突起状電極を固相溶接により機械的・電気的に接続し、第1の半導体チ

ップ端子接続用フィルムと、

電気絶縁性、耐熱性を有するフィルムの一面に基板上の電極端子パッドに固相溶接可能な金属から成る突起状電極が形成され、上記フィルムの別の一面にマイクロソルダリング可能な金属からなる電極端子パッドが形成され、上記突起状電極と上記電極端子パッド間は上記フィルムを貫通して設けられた接続手段により電気的に接続され、上記突起状電極の中心位置と上記電極端子パッドの中心位置がオフセットされもしくはオフセットされていないことを特徴とする第2の半導体チップ端子接続用フィルム、

もしくは、電気絶縁性、耐熱性を有するフィルムの一面に半導体チップ上の電極端子パッドに固相溶接可能な金属から成る突起状電極が形成され、上記フィルムの別の一面にマイクロソルダリング可能な金属からなる電極端子パッドが形成され、上記突起状電極と上記電極端子パッド間は上記フィルムを貫通して設けられた接続手段により電気

的に接続され、上記突起状電極の中心位置と上記電極端子パッドの中心位置がオフセットされもしくはオフセットされていないことを特徴とする第1の半導体チップ端子接続用フィルムと、

(10) 電気絶縁性、耐熱性を有するフィルムの一面に半導体チップ上の電極端子パッドに固相溶接可能な金属から成る突起状電極が形成され、上記フィルムの別の一面にマイクロソルダリング可能な金属からなる電極端子パッドが形成され、上記突起状電極と上記電極端子パッド間は上記フィルムを貫通して設けられた接続手段により電気的に接続され、上記突起状電極の中心位置と上記電極端子パッドの中心位置がオフセットされもしくはオフセットされていないことを特徴とする第1の半導体チップ端子接続用フィルム、

電気絶縁性、耐熱性を有するフィルムの表裏面に

突起状電極が形成され、上記表裏面の突起状電極間には上記フィルムを貫通して設けられた接続手段により電気的に接続され、上記表裏面の突起状電極の中心位置間がオフセットされている構造であり、突起状電極には、はんだ金属が用いられていることを特徴とする第2の半導体チップ端子接続用フィルム、

もしくは、電気絶縁性、耐熱性を有するフィルムの表裏面に突起状電極が形成され、上記表裏面の突起状電極間には上記フィルムを貫通して設けられた接続手段により電気的に接続されている構造であり、突起状電極には、はんだ金属が用いられていることを特徴とする第2の半導体チップ端子接続用フィルム、

および、電気絶縁性、耐熱性を有するフィルムの一面に基板上の電極端子パッドに固相溶接可能な金属から成る突起状電極が形成され、上記フィルムの別の一面にマイクロソルダリング可能な金属からなる電極端子パッドが形成され、上記突起状電極と上記電極端子パッド間には上記フィルムを貫

通して設けられた接続手段により電気的に接続され、上記突起状電極の中心位置と上記電極端子パッドの中心位置がオフセットされもしくはオフセットされていないことを特徴とする第3の半導体チップ端子接続用フィルムを、

半導体チップと基板の間に挿入し、上記半導体チップの電極端子パッドと上記第1の半導体チップ端子接続用フィルムの突起状電極、および、上記第3の半導体チップ端子接続用フィルムの突起状電極と上記基板の電極端子パッドを固相溶接により機械的・電気的に接続し、上記第1の半導体チップ端子接続用フィルムの電極端子パッドと上記第2の半導体チップ端子接続用フィルムの片面の突起状電極、および、上記第2の半導体チップ端子接続用フィルムの他の面の突起状電極と上記第3の半導体チップ端子接続用フィルムの電極端子パッドをマイクロソルダリングにて機械的・電気的に接続することを特徴とする半導体チップ端子接続方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、半導体チップの電極端子パッドと基板の電極端子パッド間を突起状電極（以後、バンブ電極と表記）を用いて機械的・電気的に接続する、いわゆるフリップチップボンディング（Flip Chip Bonding：以後、FCBと表記）法に適用して有効な技術に関するものである。

〔従来の技術〕

半導体チップの電極端子パッド上にバンブ電極を形成し、これを用いて半導体チップの電極端子パッドと基板の電極端子パッド間を機械的・電気的に接続するFCB法による半導体チップの端子接続工程例を第15図を用いて説明する。まず半導体チップ6の電極パッド8、基板7の電極パッド9上に金バンブ電極4、もしくは、はんだバンブ電極5をメッキ、蒸着などの方法で形成する第15図(a)、(b)。つぎに、半導体チップ6をフエイスダウンで基板7に仮搭載し、電極端子パッド8と9を金バンブ電極4、もしくは、はんだバ

ンブ電極5を介して対向させ、熱圧着等による固相溶接、もしくは、加熱溶融等によるマイクロソルダリングにより半導体チップ6と基板7の電極端子パッド8と9の間を接続する（第15図(c)）。

FCB法はインピーダンスミスマッチの原因となる接続長さを極小にできる（接続長さは、従来一般的に用いられてきたワイヤボンディング（Wire Bonding）法では数mmにも及ぶのに対し、FCB法では数十 μ m～数百 μ mで済む）ため、高周波特性に優れる反面、上述した様に、金バンブ電極4、もしくは、はんだバンブ電極5を半導体チップ6上に形成する工程が必要となるため、半導体チップの歩留まりが低下する点に問題があった。

特に、半導体チップ6上にはんだバンブ電極5を形成する場合、従来一般的には半導体チップ6の電極端子パッド8は、はんだ付け性が悪いAu、溶融はんだに溶解してしまうAu等が用いられているため、従来の電極端子パッド形成工程に替わり、新たに、Cuなどのマイクロソルダリング可

能な金属を用いた電極端子パッド形成工程の導入が必要となったり、従来から製造されている半導体チップ6上にはんだバンプ電極5を形成する場合、従来のAl、Au等による電極端子パッド8上に、Cuなどを用いたFCB用電極端子パッドを形成する後工程の追加が必要となるなど、はんだバンプ電極形成工程のみならず、電極端子パッド形成工程の変更、付加等も必要となり、半導体チップの歩留まりが更に低下する。

半導体チップの歩留まり低下を防止するために、金バンプ電極4を基板7上のみに形成し、半導体チップの形成工程に手を加えない手法も用いられてきたが、近年は、抵抗、インダクタンス、容量内蔵基板の様に、基板形成工程も半導体チップ形成工程同様に複雑化しており、基板上へのバンプ形成工程の付加も、基板の歩留まりの低下要因として見逃せなくなっている。

以上説明した諸問題のため、FCB法を用いて半導体チップを端子接続しようとした場合、半導体チップや基板の形成工程複雑化と、それに起因

チップの電極端子パッドをこれら接続フィルムのバンプ電極、電極端子パッドを介して、基板のはんだバンプ電極、もしくは、電極端子パッドに接続する。

【作 用】

本発明による接続フィルムを半導体チップと基板の間に挿入して、半導体チップを基板にFCB接続した場合、バンプ電極は接続フィルムに既に形成されているから、半導体チップ上へのバンプ電極形成工程が不要であり、半導体チップ歩留まりが低下しない。また、接続フィルムに形成されたバンプ電極の材料として、半導体チップ上の従来のAl、Auなどの電極端子パッドと整合性のよい金属を選択すれば、半導体チップ製造工程の大幅な変更やはんだ金属と整合性の良い材料による電極端子パッドの形成工程を後工程として追加する必要がない。また、基板上へのバンプ電極工程を不要とすることも可能であり、この場合、基板の形成工程も簡単にできる。

したがって、半導体チップや基板のコストは従

する歩留まりの低下により、コストが大幅にアップしてしまう点が問題であった。

【発明が解決しようとする課題】

本発明は、上述した問題を解決し、従来の半導体チップや基板の製造工程を大幅に変更することなく、半導体チップの電極端子パッドと基板の電極端子パッド間をFCB接続可能とする半導体チップ端子接続用フィルムおよび半導体チップ端子接続方法を提供することを目的とする。

【課題を解決するための手段】

本発明は、電気絶縁性、耐熱性フィルムの一面に、バンプ電極を形成し、別の一面に、電極端子パッドを形成し、上記バンプ電極と電極端子パッドは電気的に接続される構造であることを特徴とする接続フィルム、あるいは、電気絶縁性、耐熱性フィルムの表裏にバンプ電極が形成され、上記表裏のバンプ電極は電気的に接続される構造であることを特徴とする接続フィルムを形成する。

これら接続フィルムを単独、もしくは、組み合わせて半導体チップと基板の間に挿入し、半導体

来のままで、高周波特性の優れたFCB法を用いて半導体チップを基板に接続することができる。

【実施例】

以下、図面を参照して本発明の実施例を具体的に説明する。なお、実施例1～4は本発明による接続フィルムを単独で用いた例、実施例5～7は本発明による接続フィルムを組み合わせて用いた例である。

（実施例1）

第1図は、本発明の半導体チップ端子接続用フィルム（以下接続用フィルムという）及びそれを用いた半導体チップ端子接続方法（以下接続方法という）を示す第1の実施例であり、半導体チップとはんだバンプ電極を設けた基板、あるいは基板とはんだバンプ電極を設けた半導体チップとの接続に適用されるものである。

第1図(a)に示すAが本実施例の接続用フィルムであり、フィルム1の片面に突起状電極（以下バンプ電極という）4が、他の面に電極端子パッド3が設けられ、これらがフィルム1を貫通して

設けられた接続手段により電氣的に接続された構成となっている。ここで、フィルム1としてはポリイミドフィルムのように電気絶縁性・耐熱性の優れた材料を、電極端子パッド3及びパンプ電極4としては特に材料を規定しないが、電極端子パッド3にはCuのようにマイクロソルダリング可能な金属を、パンプ電極4にはAuのように半導体チップもしくは基板上に形成された電極端子パッド8あるいは9に固相溶接可能な金属を用いる。

このような接続用フィルムAの具体的作成工程を第2図に示す。ここでは、フィルム1としてポリイミドフィルムを、電極端子パッド3としてCuを、パンプ電極4としてAuを用いている。まず、第2図(a)に示すように、フィルム1としてのポリイミドフィルム1の片面に、第2図(b)に示すように、レジストR1をコートしてパタニングし、電極端子パッド3となるCu層を1~2μm程度、めっき、蒸着等の方法により形成する。次に、第2図(c)に示すように、フィルム1の他の面にレジストR2をコートしてパタニングし、

エッチングにより、電極端子パッド3の中心位置と対向するようにしてフィルム1に貫通穴を形成する。更に、第3図(d)に示すように、フィルム1に設けられた貫通穴にパンプ電極4となるAu層を数十μm程度、めっき等の方法で形成する。その後、第2図(e)に示すように、レジストR1及びR2を剥離して接続フィルムAが完成する。

なお、電極端子パッド3の表面酸化によるマイクロソルダリング不良を防止するためには、Cu層の上に薄いAu層を形成し、Cu/Auの2層としておくことが有効である。

次に、上記のようにして作成した接続用フィルムAを用いた半導体チップと基板との接続方法の実施例を第1図を用いて説明する。この場合は、半導体チップとはんだパンプ電極を設けた基板との接続例を示している。まず、第1図(a)に示すように、半導体チップ6の電極端子パッド8と接続用フィルムAのパンプ電極4とを熱圧着等による固相溶接により接続し、半導体チップ6と接続用フィルムAとを一体化する。一方、第1図(b)

に示すように、基板7の電極端子パッド9上に、はんだパンプ電極5を予め、めっき、蒸着等の方法により形成しておく。次いで、第1図(c)に示すように、接続用フィルムAと半導体チップ6との一体構造物をフェイスダウンにより、基板7上に電極端子パッド3とはんだパンプ電極5とを対向させて搭載し、加熱溶融等によるマイクロソルダリングによりはんだパンプ電極5と電極端子パッド3とを接続する。

(実施例2)

第3図は、本発明の接続用フィルム及びそれを用いた接続方法を示す第2の実施例であり、第1の実施例と同様、半導体チップとはんだパンプ電極を設けた基板との接続に適用されるものである。

第3図(a)に示すAが本実施例の接続用フィルムであり、フィルム1の片面にパンプ電極4が、他の面に電極端子パッド3が形成され、これらがフィルム1を貫通して設けられた接続手段により電氣的に接続された構成となっているが、本実施例では電極端子パッド3を第1と第2の2つの電

極端子パッド3aおよび3bとに分けて構成し、第2の電極端子パッド3bの中心位置とパンプ電極4の中心位置とをオフセットするようにした点が第1の実施例とは異なる。このような構成とすることにより、半導体チップ6の電極端子パッド8と基板7のはんだパンプ電極5の相互位置に、半導体チップ6や基板7の設計変更等に伴う「ずれ」が生じた場合、この「ずれ」を吸収する作用や、設計ルールの違いによる半導体チップ6の電極端子パッド8のピッチと基板7のはんだパンプ電極5のピッチの違いを整合する作用を持たせることができる。ここで、接続用フィルムAを構成するフィルム1、電極端子パッド3、パンプ電極4の材料は第1の実施例の場合と同様である。

次に、本実施例の接続用フィルムAの具体的作成工程を第4図に示す。ここでは、フィルム1としてポリイミドフィルムを、第1の電極端子パッド3aとしてTiを第2の電極端子パッド3bとしてCuを、パンプ電極4としてAuを用いている。まず、第4図(a)に示すように、フィルム1

としてのポリイミドフィルムの片面に第4図(b)に示すように、レジストR1をコートしてパタニングし、第1の電極端子パッド3aとなるTi層を0.1~0.2 μ m程度蒸着等の方法により形成する。次に第4図(c)に示すようにレジストR1と第1の電極端子パッド3aを覆うようにしてレジストR2をコートしてパタニングし、第2の電極端子パッド3bとなるCu層を1~2 μ m程度、めっき等の方法により形成する。この後、第4図(d)に示すように、フィルム1の他の面にレジストR3をコートしてパタニングし、エッチングによりフィルム1に貫通穴を形成し、更に第4図(e)に示すように、該貫通穴にパンプ電極4となるAu層を数十 μ m程度、めっき等の方法で形成する。次いで、第4図(f)に示すようにレジストR1、R2、R3を剥離することにより、接続用フィルムAが完成する。なお、第2の電極端子パッド3bの表面酸化によるマイクロソルダリング不良を防止するためには、Cu層の上に薄いAu層を形成し、Cu/Auの2層としておくことが

としたものである。従って、パンプ電極4と、第2の電極端子パッド3b及びはんだパンプ電極5とはオフセットされた構成となっている。接続用フィルムBをこのような構成とすることにより、第2の実施例と同様の作用、更には固相溶接時のボンディングツールが、はんだパンプ電極5に干渉しないようにする実質的な作用を持たせることができる。ここで、接続用フィルムBを構成するフィルム1、電極端子パッド3、パンプ電極4の材料は第1及び第2の実施例の場合と同様である。

次に、本実施例の接続用フィルムBの具体的作成工程を第6図に示す。ここでは、フィルム1としてポリイミドフィルムを、第1の電極端子パッド3aとしてTiを、第2の電極端子パッド3bとしてCuを、パンプ電極としてAuを用いている。作成工程は第4図に示した第2の実施例の場合とほぼ同様であるが、第6図(e)の工程において示すように、第2の電極端子パッド3b面上にはんだパンプ電極5となるはんだ層を数十 μ m程度、めっき等の方法により形成した点が第2の実

有効である。

本実施例の接続用フィルムにおいては、第2の電極端子パッド3bとパンプ電極4との相対位置を、第1の電極端子パッド3aを介して自由に設計することが可能となる。

上記のようにして作成した接続用フィルムAを用いた接続方法は第1の実施例の場合とほぼ同様であるが、この場合には第3図(c)に示すように、半導体チップ6と接続用フィルムAの一体構造物における第2の電極端子パッド3bと基板7のはんだパンプ電極5とを接続するようにする。

(実施例3)

第5図は、本発明の接続用フィルム及びそれを用いた接続方法を示す第3の実施例であり、はんだパンプ電極5を形成していない基板と半導体チップとの接続に適用される。

第5図(a)におけるBが本実施例の接続用フィルムであり、第3図(a)に示した第2の実施例の接続用フィルムAにおける第2の電極端子パッド3b面上に更にはんだパンプ電極5を設けた構成

実施例とは異なる。

上記のようにして作成した接続用フィルムBを用いた接続方法を第5図を用いて説明する。先ず、第5図(a)に示すように、半導体チップ6の電極端子パッド8と接続用フィルムBのパンプ電極4とを熱圧着等による固相溶接により接続し、半導体チップ6と接続用フィルムBとを一体化する。次いで、第5図(b)に示すように、接続用フィルムBと半導体チップ6との一体構造物をフェイスダウンにより基板7上に、接続用フィルムBのはんだパンプ電極5と基板7の電極端子パッド9とを対向させて搭載し、加熱溶融等によるマイクロソルダリングにより接続する。

本実施例では接続用フィルムBのパンプ電極5と基板7の電極端子パッド9とを接続するようにしたが、はんだパンプ電極5と半導体チップ6の電極端子パッド8を接続するようにしてもよい。

(実施例4)

第7図は、本発明の接続用フィルム及びそれを用いた接続方法を示す第4の実施例であり、第3

の実施例と同様、はんだバンプ電極5を形成していない基板と半導体チップとの接続に適用される。

第7図(a)におけるBが本実施例の接続用フィルムであり、フィルム1の片面に電極端子パッド3および第1のバンプ電極4aを、他の面に第2のバンプ電極4bが設けられ、第2のバンプ電極4bがフィルム1を貫通して設けられた接続手段により電極端子パッド3と電気的に接続されており、且つ電極端子パッド3及び第1のバンプ電極4aの中心位置と第2のバンプ電極4bの中心位置とが重なるような構成となっている。ここで、第1のバンプ電極4bとしては、基板7の電極端子パッド9に固相溶接可能な、はんだ以外の材料であれば特に規定しない。

このような接続用フィルムBの具体的作成工程を第8図に示す。ここでは、フィルム1としてポリイミドフィルムを、電極端子パッド3としてTiを、第1及び第2のバンプ電極4a、4bとしてAuを用いている。先ず、第8図(a)に示すように、フィルム1としてのポリイミドフィルム

の片面に、第8図(b)に示すように、レジストR1をコートしてパタニングし、電極端子パッド3を $0.1 \sim 0.2 \mu\text{m}$ 程度蒸着等の方法により形成する。次いで第8図(c)に示すようにフィルム1の他の面にレジストR2をコートしてパタニングし、エッチングによりフィルム1に貫通穴を形成する。更に、第8図(d)に示すように、電極端子パッド3上及び前記貫通穴部分に第1のバンプ電極4a及び第2のバンプ電極4bであるAu層を数十 μm 程度、めっき等の方法で形成する。最後に第8図(e)に示すように、レジストR1及びR2を剥離することにより接続用フィルムBが完成する。なお、第8図(f)に示すように、電極端子パッド3を省き、フィルム1の表裏面の第1のバンプ電極4a及び第2のバンプ電極4bとを一体化し、バンプ電極4とした構造としてもよい。

次に、上記のようにして作成した接続用フィルムBを用いた接続方法の実施例を第7図を用いて説明する。先ず、第7図(a)に示すように、基板7の電極端子パッド9と接続用フィルムBの第2

のバンプ電極4bとを熱圧着等による固相溶接により接続し、基板7と接続用フィルムBとを一体化する。次いで、第7図(b)に示すように、基板7と接続用フィルムBとの一体構造体に、半導体チップ6を電極端子パッド8と前記一体構造物の第1のバンプ電極4aとを対向するようにしてフェイスダウンで搭載し、熱圧着等による固相溶接により接続する。なお、半導体チップ6と接続用フィルムBとを一体化した後に、その一体構造物をフェイスダウンで基板7に搭載し接続してもよい。

更に、本実施例の接続用フィルムBの構成は、第3図に示した実施例2の構成の接続用フィルムAにおける第2の電極端子パッド3bの代りに本実施例の第1のバンプ電極4aを形成し、第9図に示すように、第1のバンプ電極4aの中心位置と第2のバンプ電極4bの中心位置とが重ならないようにオフセット状態とすることも可能である。このような構成の接続用フィルムの作成は、第4図に示した手法を応用して行えることは言うまで

もない。

(実施例5)

第10図(c)は第1の実施例の接続フィルムと第3の実施例の接続フィルムを用いて、はんだバンプ電極が形成されていない基板に半導体チップを接続する本発明の第5の実施例を示す図で、Aが第1の実施例の接続用フィルム、Bが第3の実施例の接続フィルム、半導体チップ6の電極端子パッド8は、接続フィルムAのバンプ電極4、電極端子パッド3、接続フィルムBのはんだバンプ電極5a、(第6図の4に対応する)電極端子パッド3a、2、3b、はんだバンプ電極5b(第6図の5に対応する)を介して、基板7の電極端子パッド8に接続される。

接続工程は、例えば次の様に行う。第10図(a)に示すように、半導体チップ6と接続用フィルムAの一体化構造物は実施例1と同様に形成する。次に、第10図(b)に示すように、接続フィルムBを基板7上に搭載し、接続フィルムBのはんだバンプ電極5bと基板7の端子パッド9を加熱溶

融等によるマイクロソルダリングにより接続する次に、第10図(c)に示すように、半導体チップ6と接続用フィルムAの一体化構造物をフェイスダウンで基板8と接続用フィルムBの一体化構造物上に搭載し、接続フィルムAの電極端子パッド3と接続フィルムBのはんだパンプ電極5aを加熱溶融等によるマイクロソルダリングにより接続する。

本実施例では、第3の実施例の接続フィルムの代わりに、半導体チップ端子接続用フィルムと同様な構造で、はんだパンプ電極5a、5bが形成されている、第11図(a)に示す様な半導体チップ端子接続用フィルムを用い、第11図(b)に示す様な接続構造としても良く、接続工程は、例えば第11図に示す様に第1の実施例と同様な半導体チップ6と接続フィルムAの一体化構造物、および、第8図(e)に示すような接続フィルムBを基板7上に搭載し、接続フィルムAの電極端子パッド3と接続フィルムBのはんだパンプ電極5a(第8図の4aに対応する)、および、接続フ

ィルムBのはんだパンプ電極5b(第8図の4bに対応する)と基板7の端子パッド9を加熱溶融等によるマイクロソルダリングにより同時に接続しても良い。

(実施例6)

第12図(c)は第3の実施例の接続用フィルムと第1の実施例の接続フィルムを用いて、はんだパンプ電極が形成されていない基板に半導体チップを接続する本発明の第6の実施例を示す図で、Bが第3の実施例の接続フィルム、Aが第1の実施例の接続フィルム、半導体チップ6の電極端子パッド8は、接続フィルムBのパンプ電極4、電極端子パッド2(第6図の3aに対する)、3(第6図の3bに対応する)、はんだパンプ電極5、接続フィルムAの電極端子パッド3、パンプ電極4を介して、基板7の電極端子パッド9に接続される。

接続工程は、例えば次の様に行う。第12図(a)に示すように、半導体チップ6と接続フィルムBの一体化構造物は実施例3と同様に形成し、

又第12図(b)に示すように基板7と接続フィルムAの一体化構造物は実施例1の半導体チップ6と接続フィルムAの一体化構造物形成工程と同様の工程で形成する。次に、第12図(c)に示すように、半導体チップ6と接続フィルムBの一体化構造物を基板7と接続フィルムAの一体化構造物上に搭載し、接続フィルムB上のはんだパンプ電極5と接続フィルムA上の電極端子パッド3を加熱溶融等によるマイクロソルダリングにより接続する。

本実施例では、第13図に示す様に、半導体チップ6と接続フィルムAの一体化構造物と基板7と接続フィルムBの一体化構造物を形成した後に、接続フィルムA上の電極端子パッド3と接続フィルムB上のパンプ電極5を加熱溶融等によるマイクロソルダリングにより接続しても良い。

(実施例7)

第14図(a)は第1の実施例の接続フィルム2枚と第3の実施例の接続フィルムを用い、はんだパンプ電極が形成されていない基板に半導体チッ

プを接続する本発明の第7の実施例を示す図で、A1、A2が第1の実施例の接続フィルム、Bが第2の実施例接続フィルム、半導体チップ6の電極端子パッド8は、接続フィルムA1のパンプ電極4、電極端子パッド3、接続フィルムBのはんだパンプ電極5a(第6図の4に対応する)、電極端子パッド3a、2、3b、はんだパンプ電極5b(第6図の5に対応する)、接続フィルムA2の電極端子パッド3、パンプ電極4を介して、基板7の電極端子パッド9に接続される。

接続工程は、例えば次の様に行う。第14図(a)(b)に示すように、半導体チップ6と接続フィルム1、および、基板7と接続フィルムA2の一体化構造物は実施例1と同様に形成する次に、第14図(c)に示すように、半導体チップ6と接続フィルムA1の一体化構造物、および、接続フィルムBを、基板7と接続フィルムA2の一体化構造物上に搭載し、接続シートA1の電極端子パッド3と接続シートBのはんだパンプ5a、接続シートBのはんだパンプ電極5b、および接続フ

フィルムA2の電極端子パッド3を加熱溶融等によるマイクロソルダリングにより同時に接続する。

本実施例では、第3の実施例の接続フィルムの代わりに、はんだバンプ電極が形成されている、第11図(a)に示す様な半導体チップ端子接続用フィルムを用いても良く、接続工程は、接続フィルムBのはんだバンプ電極5bと接続フィルム

A2の端子パッド3の加熱溶融等によるマイクロソルダリングと、接続フィルムA2の電極端子パッド3と接続フィルムBのはんだバンプ電極5aの加熱溶融等によるマイクロソルダリングを、別々に行っても良い。

【発明の効果】

以上説明したように、本発明による接続フィルムを、半導体チップと基板の間に挿入して半導体チップをFCB接続した場合、半導体チップ上にバンプ電極を形成する必要がない。また、半導体チップの端子パッドは従来のものでよいから、半導体製造工程の大幅な変更の必要や、従来から製造されていた半導体チップをFCB接続する場合

き製作できる利点がある。さらに、半導体チップの電極端子パッドのピッチを、接続フィルムを用いて広げることができるから、半導体チップの電気的テスト時に、多数のプロープを一度に立てることが容易となり、テストビリティに優れる。

また、熱膨張係数が、半導体チップの熱膨張係数と基板の熱膨張係数の中間の値となるフィルム材料を用いて接続フィルムを形成すれば、半導体チップと基板の熱膨張係数ミスマッチを吸収し、接続信頼性を向上することも可能である。

4. 図面の簡単な説明

第1図は本発明の第1の実施例による半導体チップと基板の接続構造とその接続工程を示す図、第2図は本発明の第1の実施例の接続フィルムの具体的な実施例とその形成工程を示す図、第3図は本発明の第2の実施例による半導体チップと基板の接続構造とその接続工程を示す図、第4図は本発明の第2の実施例の接続フィルムの別の具体的な実施例とその形成工程を示す図、第5図は本発明の第3の実施例による半導体チップと基板の

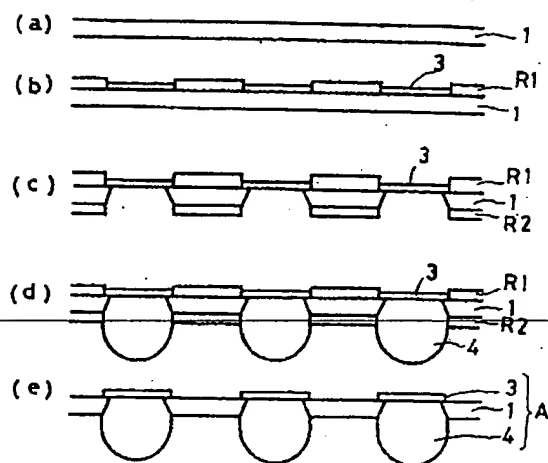
でも電極パッド形成工程を半導体チップの後工程として追加する必要がない。また、基板上へのバンプ電極形成工程を不要とすることも可能であり、この場合、基板の形成工程も簡単にできる。したがって、半導体チップや基板のコストは従来のままで、FCB法を用いて半導体チップを接続することができる。

一面のバンプ電極の中心位置と、別の一面の電極端子パッド、もしくは、バンプ電極の中心位置間をオフセットした接続フィルムを、半導体チップと基板の間に挿入して半導体チップFCB接続した場合には、上述した様に、半導体チップ上の電極端子パッドと基板上のはんだバンプ電極、もしくは、電極端子パッドの相互位置のずれを吸収する作用や、半導体チップ上の電極端子パッドのピッチを基板上のはんだバンプ電極のピッチに整合する作用を持つから、半導体チップや基板の設計変更によるパッド間の相互位置の変化を、接続フィルムの設計変更のみで吸収できたり、半導体チップや基板をそれぞれ独自の設計ルールに基づ

接続構造とその接続工程を示す図、第6図は本発明の第3の実施例の接続フィルムの具体的な実施例とその形成工程を示す図、第7図は本発明の第4の実施例による半導体チップと基板の接続構造とその接続工程を示す図、第8図及び第9図は本発明の第4の実施例の接続フィルムの具体的な実施例とその形成工程を示す図、第10図は本発明の第5の実施例による半導体チップと基板の接続構造とその接続工程を示す図、第11図は本発明の第5の実施例による半導体チップと基板の別の接続構造と別の接続工程を示す図、第12図は本発明の第6の実施例による半導体チップと基板の接続構造とその接続工程を示す図、第13図は本発明の第6の実施例による半導体チップと基板の別の接続構造とその接続工程を示す図、第14図は本発明の第7の実施例による半導体チップと基板の接続構造とその接続工程を示す図、第15図は従来のFCB法を用いた半導体チップと基板の接続構造とその接続工程を示す図である。

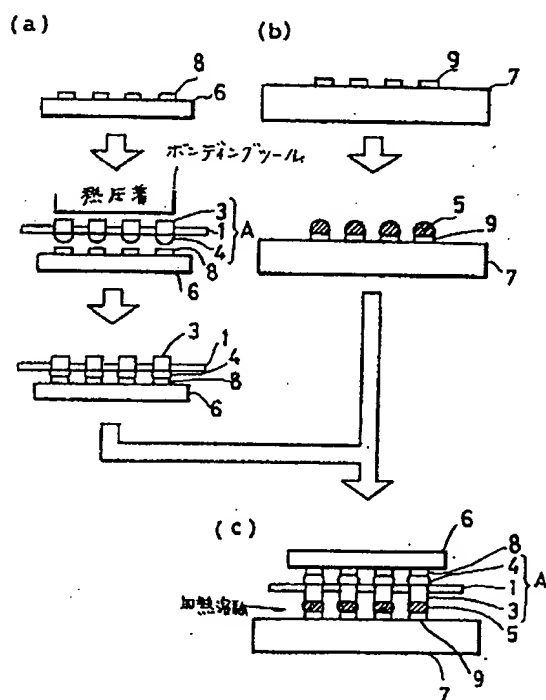
図中、A、A1、A2、Bは接続フィルム、

1は電気絶縁性、耐熱性等の良好なフィルム、
2, 3, 3a, 3bは電極端子パッド、4, 4a,
4bはパンプ電極、5, 5a, 5bははんだ
パンプ電極、6は半導体チップ、7は基板、
8は半導体チップ6上に形成された電極端子
パッド、9は基板7上に形成された電極端子
パッド。



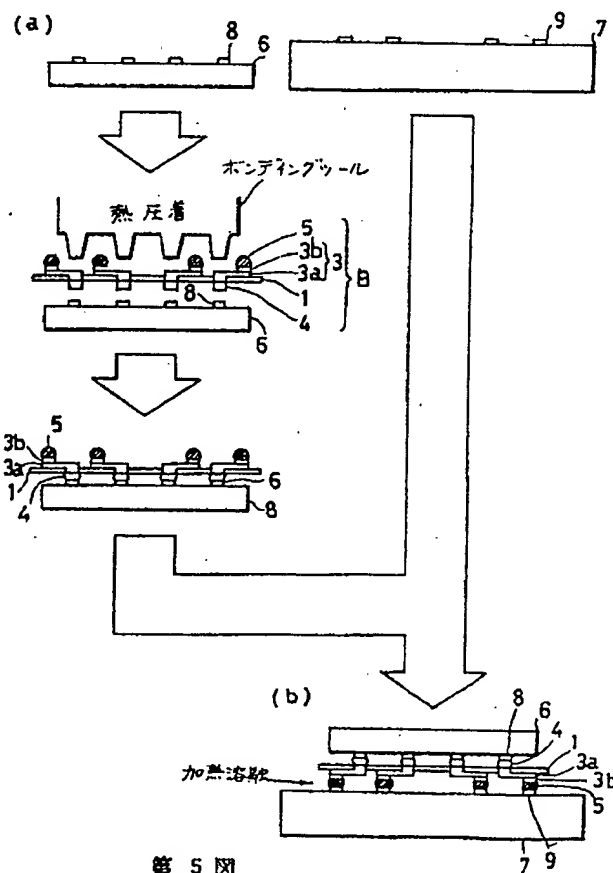
第2図

出願人代理人 弁理士 鈴江武彦

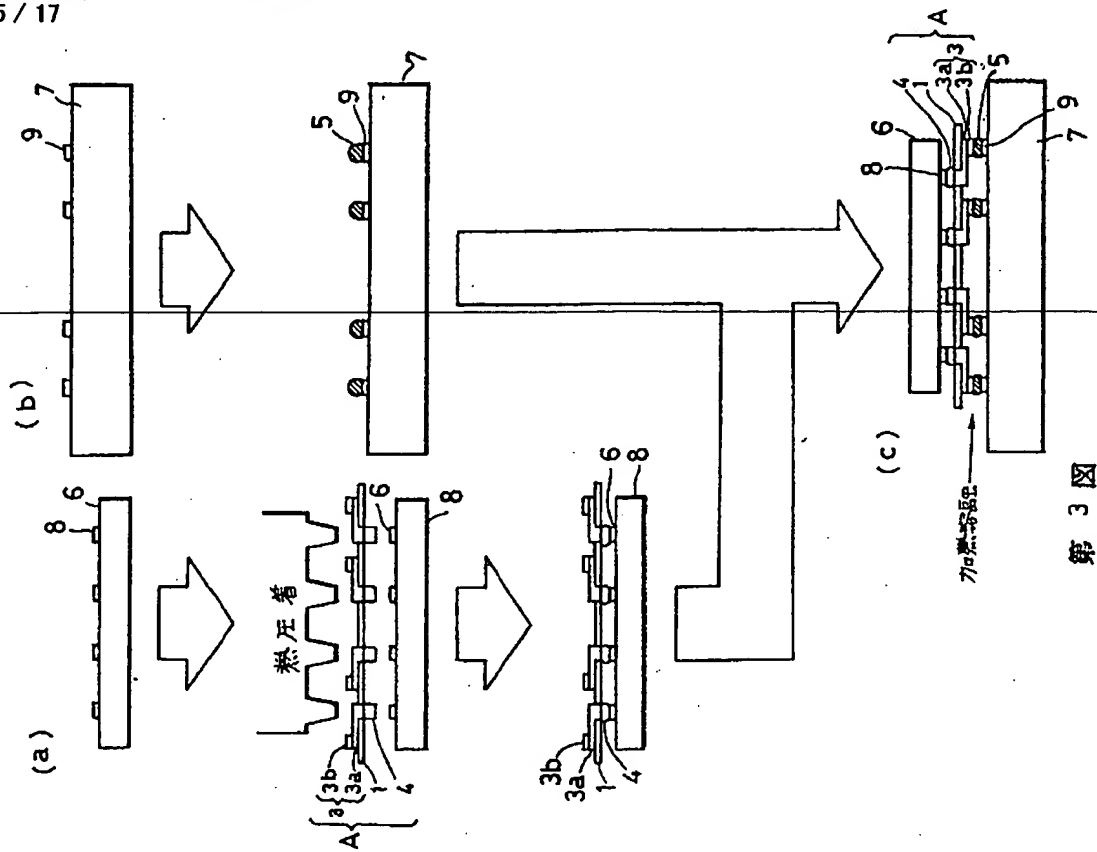


1:フィルム, 3, 8, 9:電極端子パッド, 4:パンプ電極,
5:はんだパンプ電極, 6:半導体チップ, 7:基板

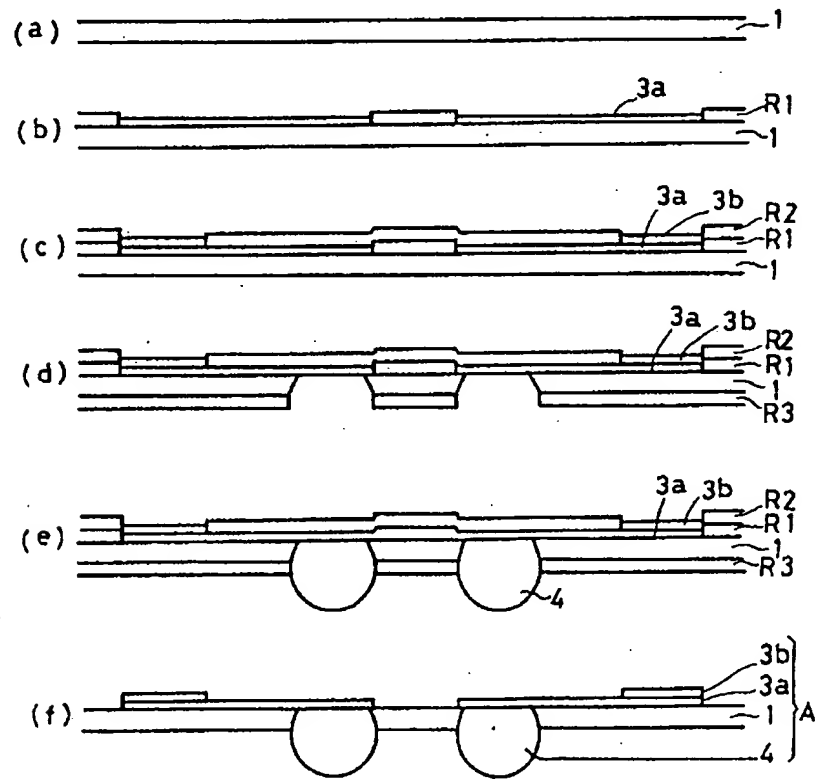
第1図



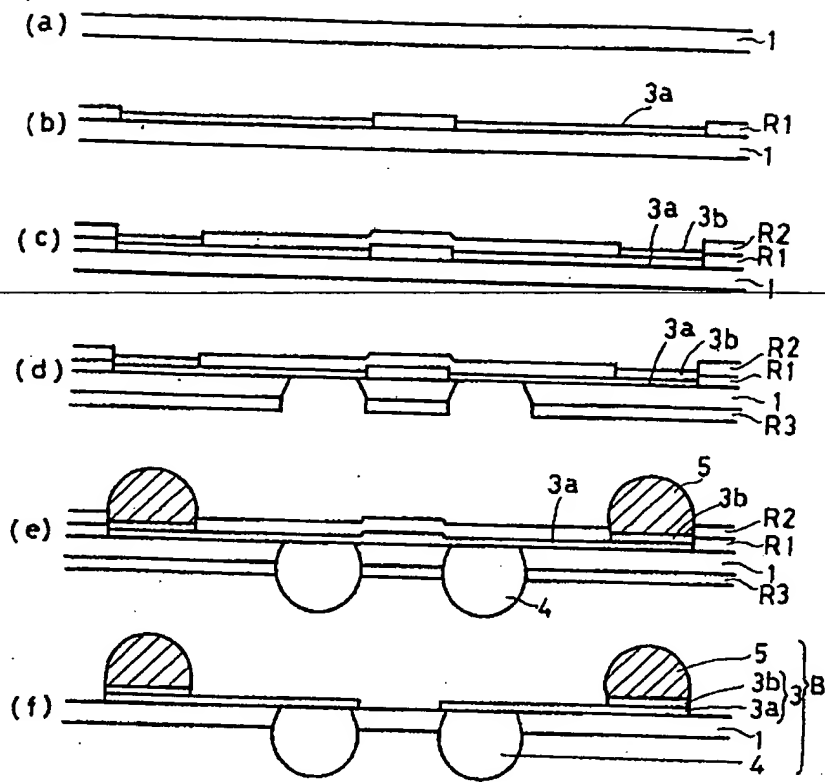
第5図



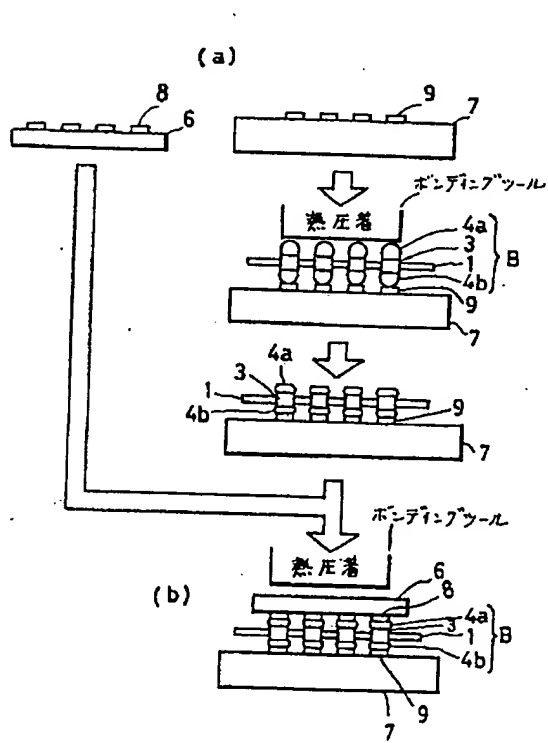
第 3 図



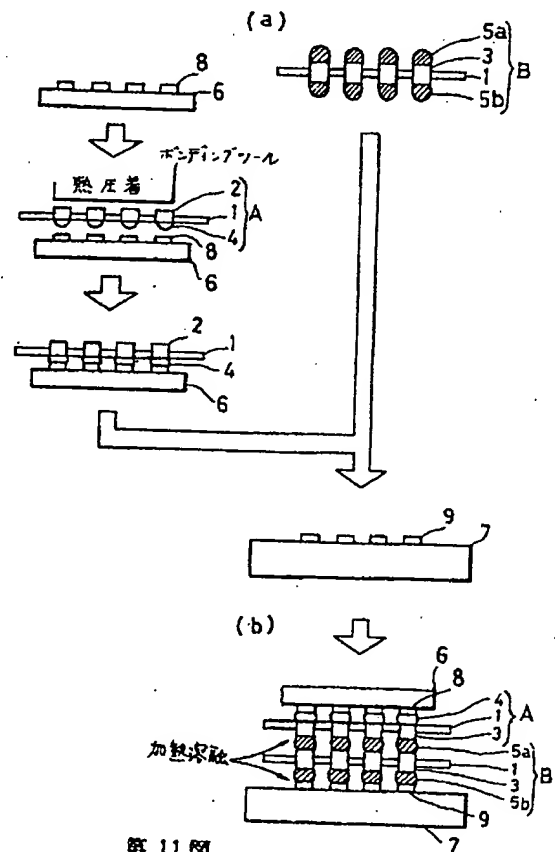
第 4 図



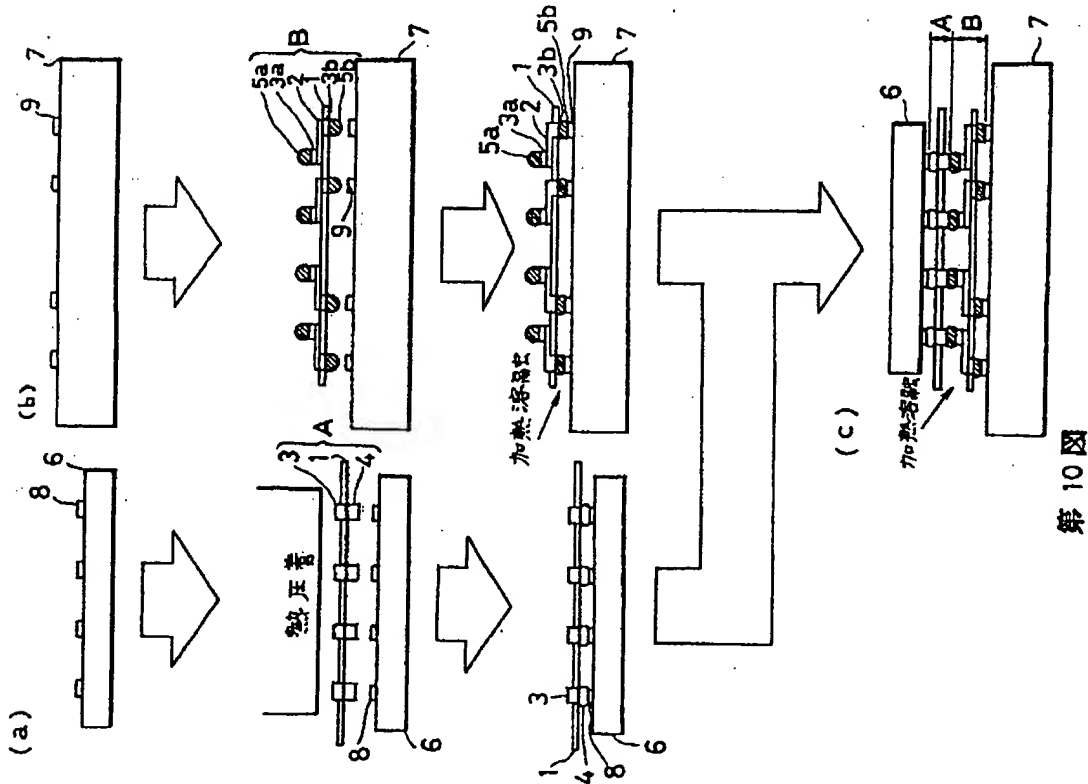
第 6 図



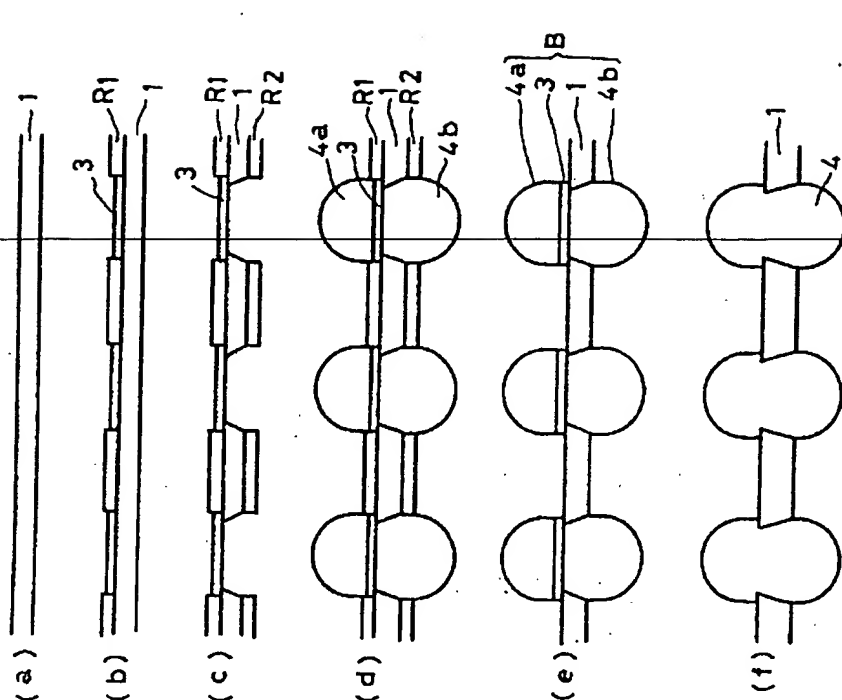
第 7 図



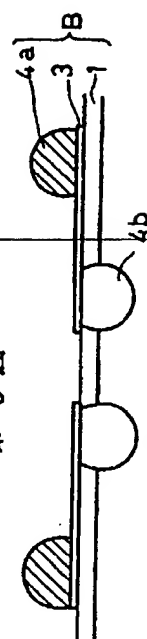
第 11 図



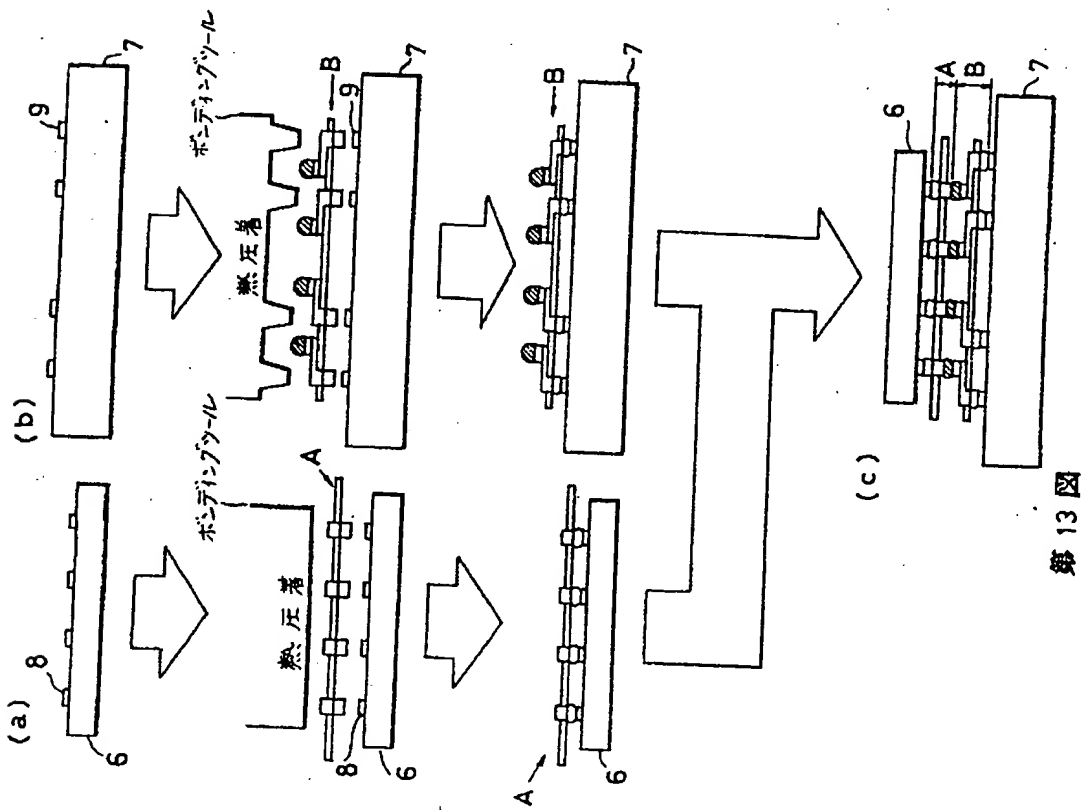
第 10 図



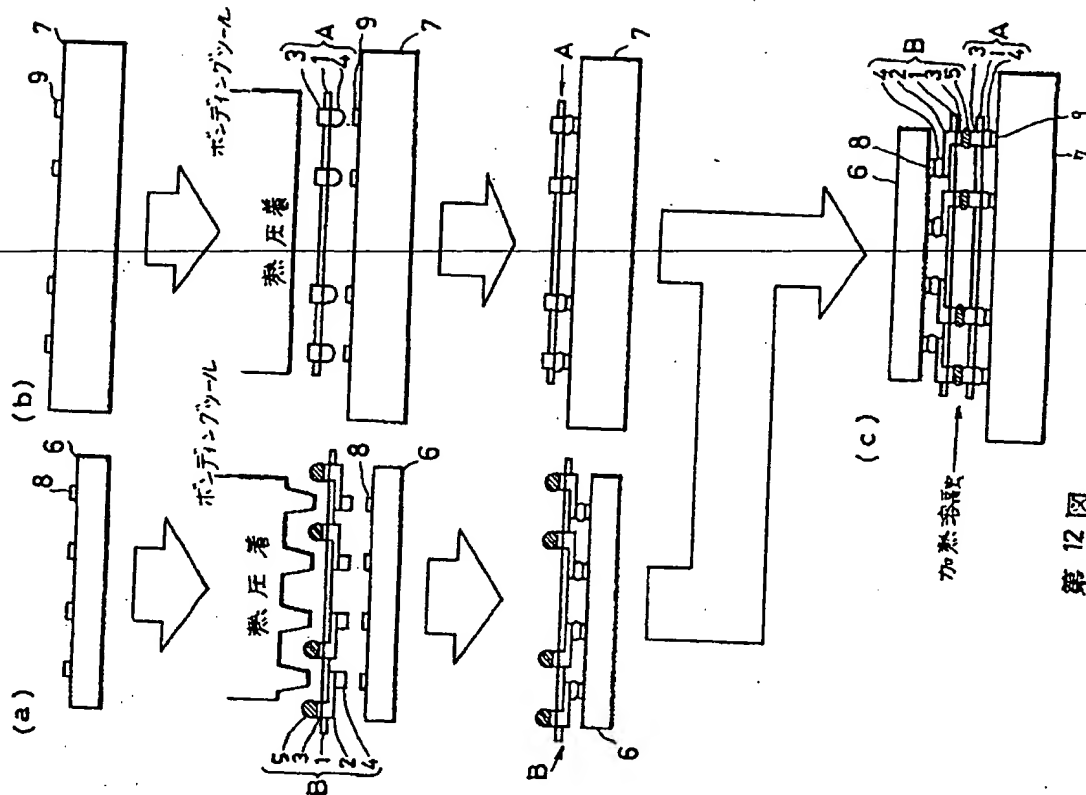
第 8 図



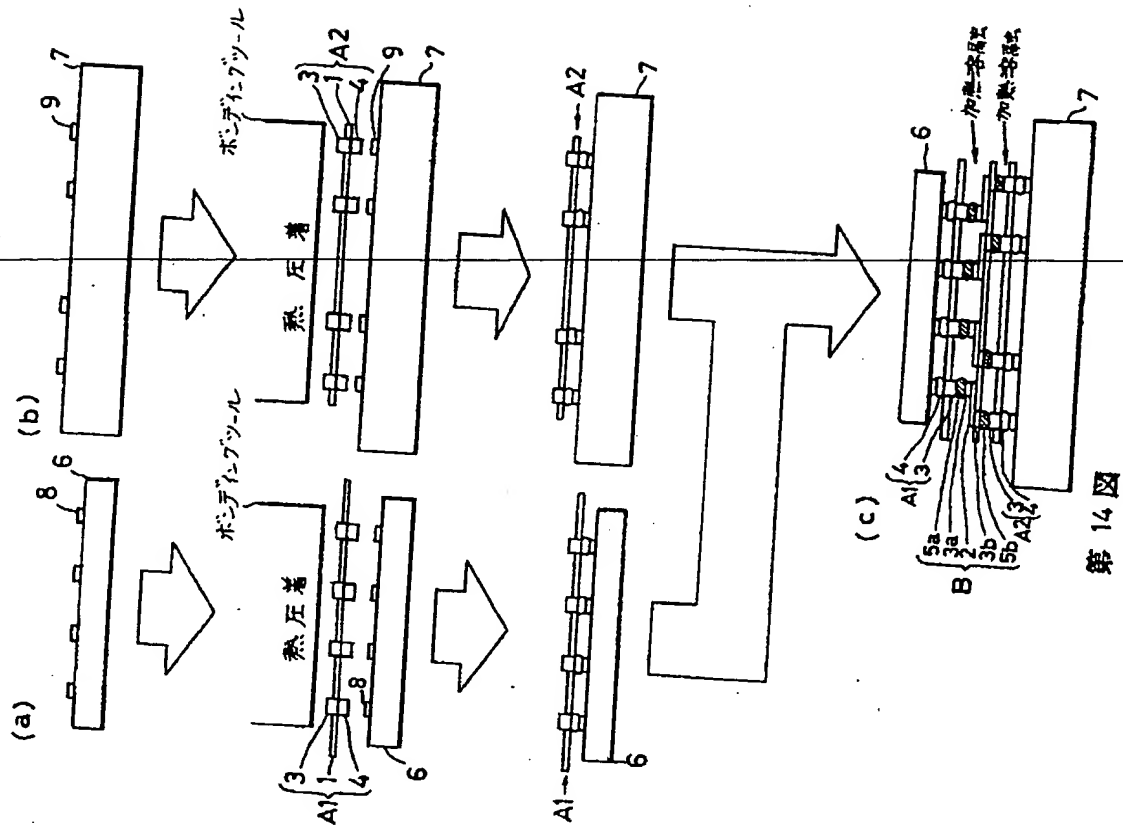
第 9 図



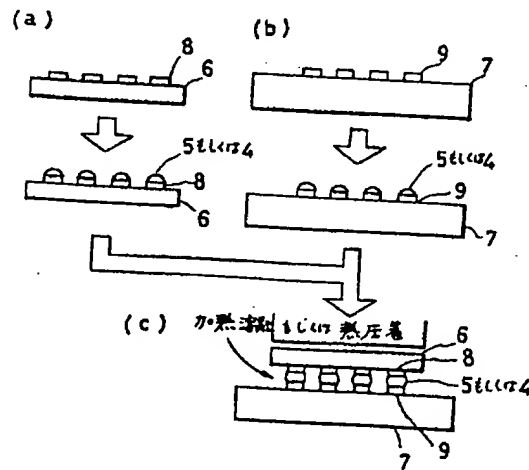
第 13 図



第 12 図



第 14 図



第 15 図